



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2000-0061859
Application Number

출 원 년 월 일 : 2000년 10월 20일
Date of Application OCT 20, 2000

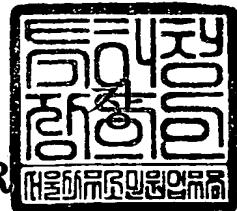
출 원 인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2004 년 10 월 05 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	출원인 변경 신고서
【수신처】	특허청장
【제출일자】	2002.06.14
【구명의인(양도인)】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-1998-000275-8
【사건과의 관계】	출원인
【신명의인(양수인)】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	허용록
【대리인코드】	9-1998-000616-9
【사건의 표시】	
【출원번호】	10-2000-0059015
【출원일자】	2000.10.07
【발명의 명칭】	래디오 링크 콘트롤(RLC)의 인식 모드(AM)에 서데이터 송수신 처리방법
【사건의 표시】	
【출원번호】	10-2000-0059481
【출원일자】	2000.10.10
【발명의 명칭】	주파수 상향 변환기
【사건의 표시】	
【출원번호】	10-2000-0059483
【출원일자】	2000.10.10
【발명의 명칭】	주파수 상향 변환기
【사건의 표시】	
【출원번호】	10-2000-0059505
【출원일자】	2000.10.10
【발명의 명칭】	제어국 알람 일치 방법
【사건의 표시】	
【출원번호】	10-2000-0059506
【출원일자】	2000.10.10

【발명의 명칭】	이동통신용 증폭기의 동작 전원 조정 회로
【사건의 표시】	
【출원번호】	10-2000-0059916
【출원일자】	2000.10.12
【발명의 명칭】	3 GPP 시스템의 핸드오버 시의 DSCN 채널을 위한 TFCI 필드의 전력 제어방법
【사건의 표시】	
【출원번호】	10-2000-0060578
【출원일자】	2000.10.14
【발명의 명칭】	듀얼포트 램의 제어회로
【사건의 표시】	
【출원번호】	10-2000-0060740
【출원일자】	2000.10.16
【발명의 명칭】	인쇄회로기판의 휠 방지용 브래킷 장치
【사건의 표시】	
【출원번호】	10-2000-0060992
【출원일자】	2000.10.17
【발명의 명칭】	전화기 가입자 보드의 링 릴레이 제어 장치
【사건의 표시】	
【출원번호】	10-2000-0060993
【출원일자】	2000.10.17
【발명의 명칭】	사설교환기용 제어 서버
【사건의 표시】	
【출원번호】	10-2000-0061180
【출원일자】	2000.10.18
【발명의 명칭】	기지국 안테나 다이버시티를 고려한 역방향 동기식 전송방법
【사건의 표시】	
【출원번호】	10-2000-0061181
【출원일자】	2000.10.18
【발명의 명칭】	역방향 링크 동기식 전송방식에서의 핸드오프 방법
【사건의 표시】	
【출원번호】	10-2000-0061859
【출원일자】	2000.10.20

【발명의 명칭】	A T M 교환시스템의 A T M셀 수신장치
【사건의 표시】	
【출원번호】	10-2000-0062350
【출원일자】	2000.10.23
【발명의 명칭】	이동통신 시스템의 채널 변화에 따른 최적 채널 추정장치
【사건의 표시】	
【출원번호】	10-2000-0062351
【출원일자】	2000.10.23
【발명의 명칭】	2 개의 순방향 링크 송신 안테나를 교대로 사용한 데이터전송방법
【사건의 표시】	
【출원번호】	10-2000-0063356
【출원일자】	2000.10.27
【발명의 명칭】	데이터 재전송 장치 및 그 방법
【사건의 표시】	
【출원번호】	10-2000-0063357
【출원일자】	2000.10.27
【발명의 명칭】	무선 데이터 전송시스템에서의 역방향 트래픽 채널의 전송속도 제어방법
【사건의 표시】	
【출원번호】	10-2000-0063358
【출원일자】	2000.10.27
【발명의 명칭】	무선 데이터 전송시스템에서의 역방향 트랙픽 채널의 전송속도 제어방법 및 장치
【사건의 표시】	
【출원번호】	10-2000-0063542
【출원일자】	2000.10.27
【발명의 명칭】	통신 시스템의 아이디를 이용한 가입자 정보 변경 방법
【사건의 표시】	
【출원번호】	10-2000-0063729
【출원일자】	2000.10.28
【발명의 명칭】	자체 기능 테스트가 가능한 중계선 보드

【사건의 표시】

【출원번호】	10-2000-0063730
【출원일자】	2000.10.28
【발명의 명칭】	광대역 무선 가입자망의 기지국 장치
【사건의 표시】	
【출원번호】	10-2000-0063800
【출원일자】	2000.10.28
【발명의 명칭】	다기능 전화기를 이용한 통화 중 메모 방법
【사건의 표시】	
【출원번호】	10-2000-0063981
【출원일자】	2000.10.30
【발명의 명칭】	티티에스 합성음의 다중 사용자 실시간 처리장치 및 방법
【사건의 표시】	
【출원번호】	10-2000-0064594
【출원일자】	2000.11.01
【발명의 명칭】	다수의 채널 유니트가 결합된 시스템에서의 타이밍 보상회로
【사건의 표시】	
【출원번호】	10-2000-0065725
【출원일자】	2000.11.07
【발명의 명칭】	비동기 전송모드 적응 계층용 칩 테스트 방법
【사건의 표시】	
【출원번호】	10-2000-0066002
【출원일자】	2000.11.08
【발명의 명칭】	카드 인식이 가능한 무선 단말기 및 단말기의 작동 방법
【사건의 표시】	
【출원번호】	10-2000-0066026
【출원일자】	2000.11.08
【발명의 명칭】	WLL 시스템에서 동일 프로세스 멀티 구동시 사용자 인증방법
【사건의 표시】	
【출원번호】	10-2000-0066837

【출원일자】	2000.11.10
【발명의 명칭】	사설 교환기의 멀티 타이머 제어방법
【사건의 표시】	
【출원번호】	10-2000-0066838
【출원일자】	2000.11.10
【발명의 명칭】	이동 단말기의 소프트 핸드오프 방법
【사건의 표시】	
【출원번호】	10-2000-0066839
【출원일자】	2000.11.10
【발명의 명칭】	인터넷 전화통신을 위한 음성신호 송수신장치
【사건의 표시】	
【출원번호】	10-2000-0066840
【출원일자】	2000.11.10
【발명의 명칭】	인터넷 전화의 음성신호 손실 보정장치
【사건의 표시】	
【출원번호】	10-2000-0066844
【출원일자】	2000.11.10
【발명의 명칭】	화상 전화기의 화상 조정 시스템
【사건의 표시】	
【출원번호】	10-2000-0066907
【출원일자】	2000.11.11
【발명의 명칭】	화상 휴대전화기
【사건의 표시】	
【출원번호】	10-2000-0067014
【출원일자】	2000.11.11
【발명의 명칭】	이동통신 시스템의 패킷 도먼트 핸드오프 방법
【사건의 표시】	
【출원번호】	10-2000-0067132
【출원일자】	2000.11.13
【발명의 명칭】	전화기의 감시장치
【사건의 표시】	
【출원번호】	10-2000-0067345
【출원일자】	2000.11.14

【발명의 명칭】	주변장치 상태 감시장치
【사건의 표시】	
【출원번호】	10-2000-0067346
【출원일자】	2000.11.14
【발명의 명칭】	이동 단말기의 원터치 전자 상거래 방법 및 장치
【변경원인】	분할 /합병
【취지】	특허법 제38조 제4항· 실용신안법 제20조· 의장법 제24조 및 상표법 제12조 제1항의 규정에 의하여 위와 같이 신고합니다. 대리인 허용록 (인)
【수수료】	240,500 원
【첨부서류】	1. 위임장_1통(이하에 명기한 제출서류에 첨부된 것을 원용) [서류명]출원인 변경 신고서 [출원번호]10-1994-0032711 2. 법인 등기부등본_1통(이하에 명기한 제출서류에 첨부된 것을 원용) [서류명]출원인 변경 신고서 [출원번호]10-1994-0032711

【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0006		
【제출일자】	2000. 10. 20		
【국제특허분류】	H04L 1/00		
【발명의 명칭】	A T M 교환시스템의 A T M 셀 수신장치		
【발명의 영문명칭】	ATM CELL RECEIVING APPARATUS OF ATM SWITCHING SYSTEM		
【출원인】			
【명칭】	엘지전자 주식회사		
【출원인코드】	1-1998-000275-8		
【대리인】			
【성명】	박장원		
【대리인코드】	9-1998-000202-3		
【포괄위임등록번호】	2000-027763-7		
【발명자】			
【성명의 국문표기】	최명순		
【성명의 영문표기】	CHOI, Myung Soon		
【주민등록번호】	681110-1273912		
【우편번호】	440-200		
【주소】	경기도 수원시 장안구 조원동 881번지 수원한일타운(A) 131동 602호		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 박장원 (인)		
【수수료】			
【기본출원료】	14	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	0	항	0 원
【합계】	29,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

【요약서】**【요약】**

본 발명은 AAL2 (ATM Adaptation Layer 2)를 이용하여 ATM셀을 복수의 타임슬롯으로 역 다중화할 수 있는 ATM교환 시스템의 ATM셀 송신수치에 관한 것이다. 이를 위하여 본 발명에 따른 ATM셀 수신장치는 수신된 ATM셀로부터 CPS패킷을 추출하여 ATM버퍼번호에 따라 저장하는 ATM셀 수신부와, 추출된 CPS패킷의 헤더정보와 ATM셀 수신부에서 출력된 ATM버퍼번호를 타임슬롯번호로 변환하고, 그 변환된 타임슬롯번호에 따라 CPS패킷의 페이로드를 저장하는 패킷 처리부와, 패킷 처리부에서 출력된 CPS패킷 페이로드를 복수의 타임슬롯으로 역 다중화하여 출력하는 타임슬롯 출력부로 구성된다.

【대표도】

도 2

【명세서】**【발명의 명칭】**

ATM 교환시스템의 ATM셀 수신장치{ATM CELL RECEIVING APPARATUS OF ATM SWITCHING SYSTEM}

【도면의 간단한 설명】

도1은 AAL1을 이용한 종래 ATM교환 시스템의 ATM셀 수신장치.

도2는 AAL2을 이용한 본 발명에 따른 ATM교환 시스템의 ATM셀 수신장치.

도3은 도2에 있어서 AAL2 CPS 패킷의 구조를 나타낸 도면.

도4는 도2에 있어서 ATM 셀 구조를 나타낸 도면.

*** 도면의 주요 부분에 대한 부호의 설명 ***

21 : 수신버퍼 22 : 셀 분해부

23 : 제1CAM 24 : ATM버퍼부

31 : 제2CAM 32 : CPS패킷 버퍼부

41 : 역다중화부 42 : 출력 버퍼부

43 : 타임 스위치 100 : 제어부

200 : ATM셀 입력부 300 : 패킷 처리부

400 : 타임슬롯 출력부

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<13> 본 발명은 ATM(Asynchronous Transfer Mode) 교환 시스템에 관한 것으로서, 특히 AAL2(ATM Adaptation Layer 2)를 이용한 ATM셀 수신장치에 관한 것이다.

<14> 도1은 AAL1을 이용한 종래 ATM 교환 시스템의 ATM셀 수신장치이다.

<15> 도1에 도시된 바와같이, 입력 버퍼부(10)는 ATM망으로부터 수신된 ATM셀을 저장하며, 제어로직(11)은 입력 버퍼부(10), 출력 버퍼부(14) 및 CAM(12)의 억세스에 필요한 신호를 만드는 역할을 수행한다.

<16> CAM(12)은 VPI(Virtual Path Identifier)/VCI(Virtual Channel Identifier)에 대응되는 타임슬롯번호를 룩-업(Look-up) 테이블형태로 저장하며, SAR(Segmentation And Reassembly) 컨트롤러(15)는 출력 버퍼부(14)에 저장된 ATM셀을 256개의 타임슬롯으로 분해하는 역할을 수행한다.

<17> 버퍼(16)는 SAR컨트롤러(15)와 제어부(13)들의 CPU가 SRAM(17)을 억세스할 때 서로 경합(Contention)하지 않도록 하는 역할을 수행하며, SRAM(13)은 SAR컨트롤러(15)에서 분해된 타임슬롯 데이터와 제어부(14)에서 제공된 제어 데이터를 저장한다. 또한, 제어부(13)는 호 연결 및 해제시 SAR컨트롤러(15)의 제어 데이터를 SRAM(17)에 라이트하고 CAM(12)의 입출력 정보를 삽입 및 제거한다.

<18> 이와같이 구성된 종래 ATM 교환 시스템의 ATM셀 수신장치의 동작을 첨부된 도면을 참조하여 설명하면 다음과 같다.

<19> 입력 버퍼부(10)에는 ATM망을 통하여 전송된 ATM셀이 순차적으로 저장된다. 53바이트의 ATM셀이 모두 저장되면 제어로직(11)은 입력 버퍼부(10)로부터 ATM셀 헤더의 VPI/VCI를 리드하여 CAM(12)으로 출력하고, CAM(12)으로부터 해당 VPI/VCI에 매칭되는 타임슬롯번호를 입력받는다. 상기 CAM(12)에는 호 연결시 제어부(13)에서 제공된 VPI/VCI정보 및 타임슬롯번호가 저장되어 있다.

<20> 따라서, 제어로직(11)은 VPI/VCI를 CAM(12)에서 리드된 타임슬롯번호로 대체한 후 입력버퍼부(10)로부터 ATM셀의 페이로드를 리드하여 출력버퍼부(14)에 저장한다. 출력버퍼부(14)에 ATM셀이 저장되면 SAR컨트롤러(15)는 AAL1프로토콜을 이용하여 페이로드를 타임슬롯 데이터로 분해한 후 SRAM(17)에 순차적으로 저장한다. 이후 256개의 타임슬롯 데이터가 SRAM(17)에 저장되면 SAR컨트롤러(15)는 SRAM(13)로부터 타임슬롯 데이터를 리드하여 타임스위치(18)로 출력한다.

<21> 이와같이 종래 ATM 교환 시스템의 데이터 변환장치는 AAL1프로토콜을 이용하여 ATM셀을 다수의 타임슬롯 데이터로 변환시킨다. 그런데, AAL1프로토콜은 하나의 VPI/VCI에 하나의 타임슬롯번호를 할당하며, 유휴(Idle)한 데이터인 경우에도 항상 채널을 점유한다. 따라서, AAL1프로토콜을 사용하는 종래의 ATM셀 수신장치의 경우는 ATM망의 대역폭(Bandwidth) 효율이 떨어지는 단점이 있었다.

【발명이 이루고자 하는 기술적 과제】

<22> 따라서, 본 발명의 목적은 AAL2프로토콜을 이용하여 ATM셀을 다수의 타임슬롯으로 용이하게 변환할 수 있는 ATM교환 시스템의 ATM셀 수신장치를 제공하는데 있다.

<23> 본 발명의 다른 목적은 하나의 ATM셀에서 상이한 채널식별자를 갖는 CPS패킷을 복수의 타임슬롯으로 역 다중화할 수 있는 ATM교환 시스템의 ATM셀 수신장치를 제공하는데 있다.

<24> 본 발명의 또 다른 목적은 랜덤한 VPI/VCI를 갖는 다수의 ATM셀을 타임슬롯으로 변환함으로써 ATM망의 대역폭 효율을 향상시킬 수 있는 ATM교환 시스템의 ATM셀 송신장치를 제공하는데 있다.

<25> 상기와 같은 목적을 달성하기 위하여 본 발명에 따른 ATM교환 시스템의 ATM셀 수신장치는 수신된 ATM셀로부터 CPS패킷을 추출하여 ATM버퍼번호에 따라 저장하는 ATM셀 수신부와, 추출된 CPS패킷의 헤더정보와 상기 ATM셀 수신부에서 출력된 ATM버퍼번호를 타임슬롯번호로 변환하여, 그 변환된 타임슬롯번호에 따라 상기 CPS패킷의 페이로드를 저장하는 패킷 처리부와, 패킷 처리부에서 출력된 CPS패킷 페이로드를 복수의 타임슬롯으로 역 다중화하여 출력하는 타임슬롯 출력부로 구성된다.

【발명의 구성 및 작용】

<26> 이하, 본 발명의 바람직한 실시예를 도면을 참조하여 설명하면 다음과 같다.

<27> 도2는 본 발명에 따른 ATM교환 시스템의 ATM셀 수신장치의 블록도이다.

<28> 도2에 도시된 바와같이 본 발명에 따른 ATM교환 시스템의 ATM셀 수신장치는 호 연결 및 해제시 제어 데이터를 출력하는 제어부(100)와, 수신된 ATM셀로부터 CPS(Common Part Sublayer)패킷을 분리하는 ATM셀 수신부(200)와, ATM셀 수신부(200)에서 추출된 CPS패킷의 헤더정보를 타임슬롯번호로 변환하여, 변환된 타임슬롯번호에 따라 상기 CPS패킷의 페이로드를 저장하는 패킷 처리부(300)와; 패킷 처리부(300)에서 출력된 CPS패킷 페이로드를 복수의 타임슬롯으로 역 다중화하여 출력하는 타임슬롯 출력부(400)로 구성된다.

<29> ATM셀 수신부(200)는 ATM망을 통하여 수신된 ATM셀을 저장하는 수신버퍼(21)와, 수신버퍼(21)에 저장된 ATM셀로부터 VPI/VCI정보와 CPS패킷을 분해하는 셀 분해부(22)와, 셀 분해부(22)에

서 출력된 입력 VPI/VCI에 대응되어 ATM 버퍼번호(ATM ID)를 출력하는 제1CAM(23)과, 소용량의 ATM버퍼(ATM버퍼0-ATM버퍼N)들로 구성되어, ATM ID에 따라 셀 분해부(22)에서 출력된 CPS패킷을 저장하는 ATM버퍼부(24)로 구성된다.

<30> 패킷 처리부(300)는 ATM버퍼부(24)로부터 ATM ID를 입력받아 타임슬롯번호를 출력하는 제2CAM(31)과, 제2CAM(31)에서 출력된 타임슬롯번호에 따라 상기 ATM버퍼부(24)에서 출력된 CPS패킷 페이로드를 저장하는 CPS패킷 버퍼부(32)로 구성된다.

<31> 타임슬롯 출력부(400)는 CPS패킷 버퍼부(32)로부터 CPS패킷 페이로드를 입력받아 복수의 타임슬롯으로 역다중화하는 역다중화기(DEMUX)(41)와, N개의 소용량 버퍼(버퍼0-버퍼N)로 구성되어, 역다중화기(41)에서 출력된 타임슬롯 데이터를 저장하는 출력 버퍼부(42)와, 출력 버퍼부(42)에 저장된 복수의 타임슬롯을 64Kbps로 스위칭하는 타임스위치(43)로 구성된다.

<32> 이와같이 구성된 본 발명에 따른 ATM교환 시스템의 ATM셀 수신장치의 동작을 첨부된 도면을 참조하여 설명하면 다음과 같다.

<33> 본 발명은 1개의 ATM셀을 입력받아 AAL2프로토콜을 이용하여 다수의 64Kbps의 타임슬롯으로 변환시킬 때 사용되는 구조이다. 일반적으로 AAL2프로토콜의 경우 전송된 ATM셀은 랜덤한 VPI/VCI를 갖으며, 통상 1개의 VPI/VCI에는 다수의 타임슬롯이 다중화되어 있다.

<34> 먼저, 수신버퍼(21)는 ATM망을 통하여 전송된 ATM셀을 저장한다. 이때, 수신된 하나의 ATM셀은 도4에 도시된 바와같이 5바이트의 ATM셀 헤더와 48바이트의 CPS-PDU(Protocol Data Unit)로 구성되어 있다. 또한, 상기 CPS-PDU는 스타트필드와 CPS-PDU페이로드로 구성되며, 스타트필드는 옵셋필드(Offset Field : OSF), 일련번호(Sequence Number : SN) 및 패리티(Parity : P)로 구성된다.

<35> 수신버퍼(21)에 53바이트의 ATM셀이 모두 저장되면, 셀 분해부(22)는 ATM셀을 리드하여 ATM셀 헤더의 VPI/VCI와 CPS-PDU 페이로드를 추출한 후 VPI/VCI를 제1CAM(23)으로 출력한다. 제1CAM(23)에는 호 연결시 제어부(100)에서 출력된 VPI/VCI와 ATM 버퍼번호(ATM ID)가 루-업 테이블 형태로 저장되어 있는데, VPI/VCI가 입력되면 제1CAM(23)은 입력 VPI/VCI에 매칭되는 ATM ID를 셀 분해부(22)로 출력한다.

<36> 따라서, 셀 분해부(22)는 입력된 ATM 버퍼번호(ATM ID)에 따라 상기 CPS-PDU페이로드(CPS패킷)를 ATM버퍼부(24)에 저장한다. 이때, 셀 분해부(22)는 CPS패킷 헤더의 HEC(Header Error Correction)필드를 체크하여 정상적인 CPS패킷만을 ATM버퍼부(24)에 저장한다.

<37> 따라서, CPS-PDU페이로드는 도3에 도시된 CPS패킷이 된다.

<38> 즉, CPS-PDU페이로드 즉, CPS패킷은 CPS-패킷헤더와 CPS패킷 페이로드로 구성된다. 그리고, CPS-패킷 헤더는 하나의 가상채널(Virtual Channel : VC)에서 다수의 사용자를 구별하기 위한 채널 식별자(Channel Identifier : CID)필드와, CPS패킷의 유효부하의 크기를 나타내는 길이 식별자(Length Identifier : LI)필드와, CPS사용자 및 망 관리자를 구분하기 위한 사용자 식별자(User-to-User Indication)필드 및 CPS패킷 헤더의 오류를 정정하기 위한 HEC(Header Error Control)필드로 구성된다.

<39> 따라서, 채널 식별자필드(CID)가 8비트이기 때문에 가상채널(Virtual Channel)은 256개의 채널 식별자(CID)를 수용할 수 있으며, 특히 하나의 ATM셀에는 256개의 CID를 갖는 CPS패킷이 존재 할 수 있다. 그리고, CPS패킷이 모두 완성되면 ATM버퍼부(24)는 CPS패킷으로부터 CID(Channel Identifier)를 리드한 후 ATM ID와 함께 제2CAM(31)으로 출력한다.

<40> 제1CAM(23)에는 호 연결시 제어부(100)에서 제공되는 ATM ID/CID와 타임슬롯번호가 look-up 테이블 형태로 저장되어 있다. ATM 버퍼부(24)로부터 ATM ID/CID가 입력되면 제2CAM(31)은 입력 ATM ID/CID에 매칭되는 타임슬롯번호를 CPS패킷 버퍼부(32)로 출력하고, ATM 버퍼부(24)는 제2CAM(31)에서 출력된 타임슬롯번호에 따라 CPS패킷 페이로드를 CPS패킷 버퍼부(32)에 저장한다.

<41> 따라서, 역다중화기(41)는 CPS패킷 버퍼부(32)에 유효한 CPS패킷 페이로드가 존재할 때 타임슬롯번호에 따라 CPS패킷 페이로드를 출력 버퍼부(42)의 버퍼(Buffer 0~Buffer 1023)들에 순차 저장하며, 그 저장된 1024개의 타임슬롯 데이터는 타임스위치(43)를 통하여 출력된다.

<42> 그리고, 본 발명은 1024개의 타임슬롯을 예로들어 설명하였지만 시스템 스펙에 따라 다양한 용량의 타임슬롯을 수용할 수 있다. 그리고, 본 발명에서 수행된 실시 예들은 단지 한 예로서 청구범위를 한정하지 않으며, 여러가지 대안, 수정 및 변경들이 통상의 지식을 갖춘 자에게 자명한 것이 될 것이다.

【발명의 효과】

<43> 상술한 바와같이 본 발명은 AAL2프로토콜을 이용하여 하나의 ATM 셀에 다수의 채널(타임슬롯) 데이터를 수용함으로써 ATM망의 밴드폭 효율을 높일 수 있는 효과가 있다.

<44> 또한, 본 발명은 랜덤한 VPI/VCI를 갖는 다수의 ATM 셀을 타임슬롯으로 변환할 수 있으며, 특히 여러개의 다른 채널 식별자(CID)를 갖는 CPS패킷을 복수의 타임슬롯으로 용이하게 역다중화할 수 있는 효과가 있다.

【특허 청구범위】**【청구항 1】**

수신된 ATM셀로부터 CPS패킷을 추출하여 ATM버퍼번호에 따라 저장하는 ATM셀 수신부와;
추출된 CPS패킷의 헤더정보와 상기 ATM셀 수신부에서 출력된 ATM버퍼번호를 타임슬롯번호로 변환하여, 그 변환된 타임슬롯번호에 따라 상기 CPS패킷의 페이로드를 저장하는 패킷 처리부와;
패킷 처리부에서 출력된 CPS패킷 페이로드를 복수의 타임슬롯으로 역 다중화하여 출력하는 타임슬롯 출력부로 구성된 것을 특징으로 하는 ATM교환시스템의 ATM셀 수신장치.

【청구항 2】

제1항에 있어서, 상기 CPS패킷의 헤더정보는

채널 식별자(CID)인 것을 특징으로 하는 ATM교환시스템의 ATM셀 수신장치.

【청구항 3】

제1항에 있어서, 상기 ATM버퍼번호는

ATM셀의 헤더에 포함된 VPI/VCI에 의해 결정되는 것을 특징으로 하는 ATM교환 시스템의 ATM셀 수신장치.

【청구항 4】

제1항에 있어서, 상기 ATM셀 수신부는

ATM 망을 통해 수신된 ATM셀을 저장하는 수신버퍼와;

수신버퍼로부터 ATM셀을 리드하여 CPS패킷을 추출하고, ATM셀 헤더의 VPI/VCI 정보를 출력하는 셀 분해부와;

셀 분해부의 출력 VPI/VCI에 대응되어 ATM버퍼번호를 출력하는 제1CAM과;
제1CAM에서 출력된 ATM 버퍼번호에 따라 상기 셀 분해부에서 출력된 CPS패킷을 저장하는 ATM버퍼부로 구성된 것을 특징으로 하는 ATM교환시스템의 ATM셀 수신장치.

【청구항 5】

제4항에 있어서, 상기 ATM버퍼부는
소용량의 N개의 ATM버퍼로 구성되며, CPS 패킷이 모두 완성되면 ATM버퍼번호와 CPS패킷 헤더의 채널식별자를 패킷 처리부로 출력하는 것을 특징으로 하는 ATM교환시스템의 ATM셀 수신장치.

【청구항 6】

제1항에 있어서, 상기 패킷 처리부는
ATM 수신부로부터 입력된 ATM 버퍼번호에 대응되는 타임슬롯번호를 출력하는 제2CAM과;
제2CAM에서 출력된 타임슬롯번호에 따라 ATM수신부에서 출력된 CPS패킷 페이로드를 저장하는 CPS패킷 버퍼부로 구성된 것을 특징으로 하는 ATM교환시스템의 ATM셀 수신장치.

【청구항 7】

제1항에 있어서, 상기 타임슬롯 출력부는
CPS패킷 버퍼부로부터 CPS패킷 페이로드를 입력받아 복수의 타임슬롯으로 역다중화하는 디멀티플렉서와;
N 개의 소용량 버퍼로 구성되어, 디멀티플렉서에서 역다중화된 타임슬롯 데이터를 저장하는 출력 버퍼부와;

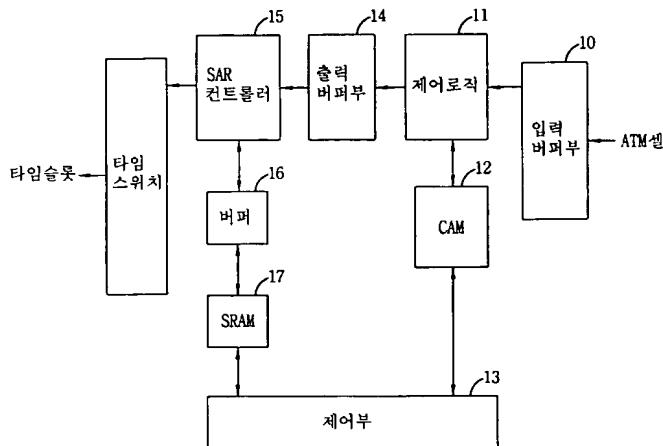
1020000061859

출력 일자: 2004/10/6

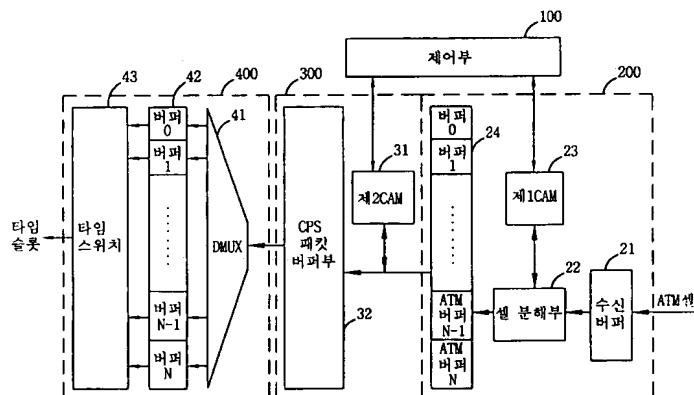
출력 버퍼부에 저장된 복수의 타임슬롯을 스위칭하는 타임스위치로 구성된 것을 특징으로 하는 ATM교환시스템의 ATM셀 수신장치.

【도면】

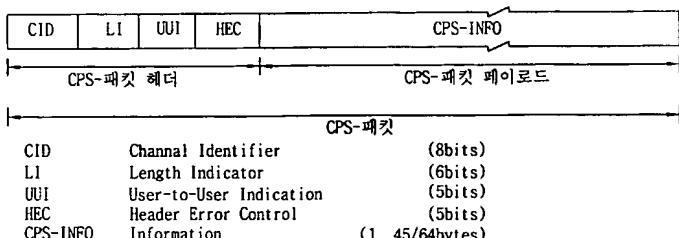
【도 1】



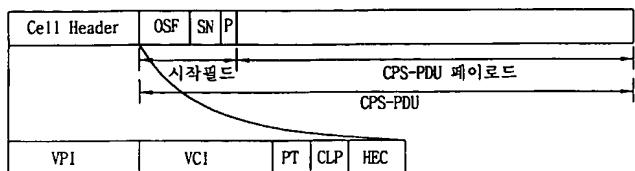
【도 2】



〔도 3〕



【도 4】



VPI Virtual path identifier (12 bits) OSF Offset Field (6 bits)
VCI Virtual channel identifier (16 bits) SN Sequence Number (1 bits)
PT Payload type (3 bits) P Parity (1 bits)
CLP Cell loss priority (1 bits)
HEC Header error control (8 bits)